

1/5/1

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

04332685 **Image available**

INPUT/OUTPUT COMMUNICATION SIMULATION SYSTEM

PUB. NO.: 05 -324385 [JP 5324385 A]
PUBLISHED: December 07, 1993 (19931207)
INVENTOR(s): ONO TAKESHI
APPLICANT(s): YOKOGAWA ELECTRIC CORP [000650] (A Japanese Company or Corporation), JP (Japan)
APPL. NO.: 04-132087 [JP 92132087]
FILED: May 25, 1992 (19920525)
INTL CLASS: [5] G06F-011/22; G06F-009/455; G06F-015/20
JAPIO CLASS: 45.1 (INFORMATION PROCESSING -- Arithmetic Sequence Units);
45.4 (INFORMATION PROCESSING -- Computer Applications)
JAPIO KEYWORD: R131 (INFORMATION PROCESSING -- Microcomputers & Microprocessors)
JOURNAL: Section: P, Section No. 1709, Vol. 18, No. 153, Pg. 61, March 14, 1994 (19940314)

- ABSTRACT

PURPOSE: To provide a system for simulating a real-time system packaged with input/output devices on a general purpose development machine by structuring a simulation development environment without the limit of hardwares in a communication system utilized with the input/output devices.

CONSTITUTION: This system is composed of an OS 20 provided with a synchronizing function between processes, a memory space capable of being shared by the plural processes and a software interruption control function, an input/output communication system/simulation processing part 10 for simulating the communication system on a real machine on the machine accurately and a virtual device server part 30 provided with virtual device servers prepared for the respective input/output devices for simulating the operation of the devices on the machine with fidelity. The asynchronous I/O processing of a driver and the input/output devices is simulated by asynchronous communication between the input/output communication system/simulation process and the virtual device servers by using the functions provided by the OS 20.

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-324385

(43) 公開日 平成5年(1993)12月7日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 11/22	3 6 0 B	8323-5B		
9/455				
15/20	D	7218-5L		
		9292-5B	G 0 6 F 9/44	3 1 0 D

審査請求 未請求 請求項の数1(全 11 頁)

(21) 出願番号 特願平4-132087

(22) 出願日 平成4年(1992)5月25日

(71) 出願人 000006507

横河電機株式会社

東京都武蔵野市中町2丁目9番32号

(72) 発明者 大野 毅

東京都武蔵野市中町2丁目9番32号 横河
電機株式会社内

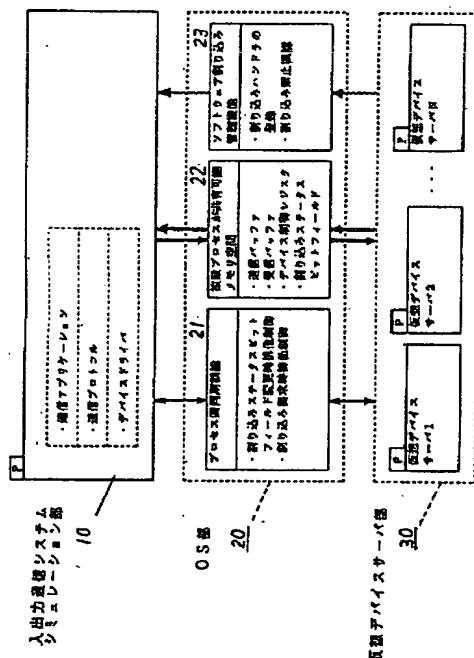
(74) 代理人 弁理士 小沢 信助

(54) 【発明の名称】 入出力通信シミュレーションシステム

(57) 【要約】

【目的】 入出力デバイス使用の通信システムにおけるハードウェアの制限を受けないシミュレーション開発環境を構築し、汎用開発マシン上で入出力デバイスを実装したリアルタイムシステムをシミュレーションするシステムを提供する。

【構成】 プロセス間同期機能、複数のプロセスが共有可能なメモリ空間、ソフトウェア割り込み管理機能を有するOSと、実機上の通信システムをマシン上で正確にシミュレーションする入出力通信システム・シミュレーションプロセス部と、入出力デバイスごとに用意され、マシン上でデバイスの動作を忠実にシミュレーションする仮想デバイスサーバを備えた仮想デバイスサーバ部となり、OSが提供する機能を使用して、ドライバと入出力デバイスの非同期I/O処理を入出力通信システム・シミュレーションプロセスと仮想デバイスサーバ間の非同期通信でシミュレーションする。



1

【特許請求の範囲】

【請求項1】 プロセス間同期機能、複数のプロセスが共有可能なメモリ空間、ソフトウェア割り込み管理機能を有するOS部と、

実機上の通信システムをマシン上で正確にシミュレーションする入出力通信システム・シミュレーションプロセス部と、

入出力デバイスごとに用意され、マシン上でデバイスの動作を忠実にシミュレーションする仮想デバイスサーバを備えた仮想デバイスサーバ部からなり、

前記OS部が提供する機能を使用して、ドライバと入出力デバイスの非同期I/O処理を入出力通信システム・シミュレーションプロセスと仮想デバイスサーバ間の非同期通信でシミュレーションすることを特徴とする入出力通信シミュレーションシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、入出力通信シミュレーションシステムに関し、詳しくは入出力デバイス実装通信システムのシミュレーション開発環境における仮想デバイスとの非同期通信を可能にしたシミュレーションシステムに関する。

【0002】

【従来の技術】 従来、入出力デバイスを使用した通信システムを汎用開発マシン〔例えばUNIX（UNIXは登録商標）マシン〕で開発する場合、ハードウェアの制限により次の3種類の開発モデルが試みられてきた。

①図10に示すように入出力デバイスを使用できない場合

開発マシンが入出力デバイスをサポートしていないため、デバイスドライバの上位層でループバックを行なう。

②図11に示すように、入出力デバイスを使用したループバック通信が可能な場合 開発マシンに1対の入出力デバイスを装備して、通信ケーブルでデバイス間を接続し、ループバックさせる。アプリケーションだけでなくデバイスドライバやファームウェアの開発および通信テストが実行できる。

③図12に示すように、入出力デバイスのマスターシステムと通信が可能な場合マスタシステムとして完成された通信システムを1台用意し、開発マシンと通信ケーブルで接続する。上記②と同様アプリケーションからデバイスのファームウェアまでの開発および通信テストが可能で、ループバックではないため動作解析が容易である。

【0003】

【発明が解決しようとする課題】 しかしながら、上記①ないし③について次のような問題がある。すなわち、①の場合、容易に開発環境を構築できるが、デバイスドライバの通信テストができないことや、複雑な通信現象を

2

シミュレーションできないという欠点がある。また、上記②の場合は、入出力割り込みが多発して、入出力データが同一マシン内を双方向に行き来するため、動作解析は複雑であるという問題がある。更に上記③の場合は、新規開発時にはマスタシステムが存在しないので、実用面で問題がある。本発明の目的は、これらの問題を解消するもので、入出力デバイスを使用する通信システムにおけるハードウェアの制限を受けないシミュレーション開発環境を構築し、汎用開発マシン上で通信アプリケーションおよびデバイスドライバの開発および通信テストができ、入出力デバイスを実装したリアルタイムシステムをシミュレーションすることのできる入出力通信シミュレーションシステムを提供することにある。

【0004】

【課題を解決するための手段】 このような目的を達成するために本発明は、プロセス間同期機能、複数のプロセスが共有可能なメモリ空間、ソフトウェア割り込み管理機能を有するOS部と、実機上の通信システムをマシン上で正確にシミュレーションする入出力通信システム・シミュレーションプロセス部と、入出力デバイスごとに用意され、マシン上でデバイスの動作を忠実にシミュレーションする仮想デバイスサーバを備えた仮想デバイスサーバ部からなり、前記OS部が提供する機能を使用して、ドライバと入出力デバイスの非同期I/O処理を入出力通信システム・シミュレーションプロセスと仮想デバイスサーバ間の非同期通信でシミュレーションするもので、通信システムの送信要求に対して仮想デバイスサーバが送信を完了したときの送信完了割り込み要求あるいは仮想デバイスサーバがデータを受信した時のデータ受信割り込み要求を実現する非同期通信によって、入出力デバイスを実装したリアルタイムシステムをシミュレーションすることを特徴とすることを特徴とする。

【0005】

【作用】 通信システムの送信要求に対して仮想デバイスサーバが送信を完了したときの送信完了割り込み要求あるいは仮想デバイスサーバがデータを受信した時のデータ受信割り込み要求を実現する非同期通信によって、入出力デバイスを実装したリアルタイムシステムをシミュレーションする。仮想デバイスサーバの割り込み要求に対する処理は次のように行なわれる。

①デバイスからの割り込み要求時、プロセス間同期機能によりデバイスが通信システムへ割り込み可能かどうかを判断する。割り込み可能なら割り込みの再要求を禁止し、割り込み不可能なら可能になるまで待つ。

②プロセス間同期機能により、ビットフィールドの変更が可能かどうか判断する。変更可能なら他のプロセスが変更するのを禁止し、変更不可能なら可能になるまで待つ。

③割り込み要求のデバイスに該当するステータスビットを1にセットする。

3

④通信システムにソフトウェア割り込みを発生させる。

⑤上記②で行なった変更禁止を解除する。

【0006】また、通信システムの割り込みハンドラについては次のような処理を行なう。

①プロセス間同期機能によりビットフィールドの変更が可能かどうか判断する。変更可能なら他のプロセスが変更するのを禁止し、変更不可能なら可能になるまで待つ。

②割り込みステータスビットフィールドの中から最優先度の割り込みを探し、上記①で行なった変更禁止を解除する。そして、割り込みが発生しているならその割り込み処理を行い、割り込みが発生していないならハンドラを終了させる。

③再度上記①の処理を行なう。

④その割り込みに該当するステータスビットを0にクリアする。

⑤上記①の処理におけるプロセス変更の禁止を解除する。

⑥仮想デバイスサーバが設定した割り込みの再要求禁止を解除し、上記①の処理に戻る。

【0007】

【実施例】以下本発明を詳細に説明する。図1は本発明に係る入出力通信シミュレーションシステムの原理的ブロック構成図である。図において、10は入出力通信システム・シミュレーションプロセス部、20は汎用のOS（OSはオペレーティングシステムの略）部、30は複数の仮想デバイスサーバ1～Nを有する仮想デバイスサーバ部である。なお、図中のPは汎用OS上のプロセスを表わしている。入出力通信システム・シミュレーションプロセス部10は、実機上の通信システム（通信アプリケーション、通信プロトコル、デバイスドライバ）を正確にシミュレーションするプロセス部で、入出力デバイスとの送受信は仮想デバイスサーバ部30とのプロセス間の非同期通信で実現する。

【0008】OS部20は、プロセス間同期機能部21、複数プロセスが共有可能なメモリ空間22、ソフトウェア割り込み管理機能部23を有する。プロセス間同期機能部21は、①通信システムや仮想デバイスサーバ部30が割り込みステータスビットフィールド（この割り込みステータスビットフィールドについては後述）を読み書きするときに使用する割り込みステータスビットフィールド変更時排他制御機構と、②仮想デバイスサーバ部30が割り込み要求を発生する場合、割り込みの種類（デバイスの種類）ごとに、前回の割り込みに対する通信システムの割り込み処理が終了しているかどうかを確認する割り込み要求時排他制御機構の2つの制御機構の競合条件を回避させるためのもので、例えばセマフォ等がこれに該当する。

【0009】メモリ空間22は、通信システムと仮想デバイスサーバ部からもアクセスが可能になっている。実

4

機上ではデバイス制御レジスタや入出力データを共有可能なI/Oアクセス空間に配置している。したがって通信システムと仮想デバイスサーバにおいても互いに共有可能なアドレス空間に、デバイス制御レジスタや入出力データを配置してドライバのソースプログラムの共通利用を実現している。おいても一部共有するようになっている必要がある。また、シミュレーション環境では、この共有メモリ空間上に割り込みステータスビットフィールドも割り当てる。ここで、割り込みステータスビットフィールドについて説明する。1種類のソフトウェア割り込みで複数のハードウェア割り込みをシミュレーションするために、図2に示すようなステータスビットフィールドを用意する。そして割り込みを区別するために、割り込みの種類（デバイスの種類）ごとに1ビットのエリアを確保する。ビットフィールド長は割り込みの種類に等しい。仮想デバイスサーバが割り込みを要求した時当該ビットは1にセットされ、通信システムがその割り込み処理を終了させた時0にリセットされる。ソフトウェア割り込み管理機能部23は、割り込みハンドラを登録し、複数のハードウェア非同期割り込みをシミュレーションする。また、割り込み時にユーザが定義したハンドラを自動的に実行する機能や、クリティカルリージョンでは割り込みを禁止する機能をも有する。

【0010】このような構成における非同期通信の動作原理を次に説明する。非同期通信は仮想デバイスサーバからの次の主なI/O（入出力）割り込み要求により発生する。

(1) 通信システムの送信要求に対して仮想デバイスサーバが送信を完了した時の割り込み（送信完了割り込み）。

(2) 仮想デバイスサーバがデータを受信した時の割り込み（データ受信割り込み）。

【0011】この割り込み要求に対する動作原理を順を追って説明する。

A. 仮想デバイスサーバのI/O割り込み要求

①当該デバイスからの割り込み要求時、プロセス間同期機能部21の割り込み要求時排他制御機構を用いてデバイスが通信システムへ割り込み可能かどうかを判断する。割り込み可能なら割り込みの再要求を禁止し、割り込み不可能なら可能になるまで待つ。

②プロセス間同期機能部21の割り込みステータスビットフィールド変更時排他制御機構を使って、ビットフィールドの変更が可能かどうか判断する。変更可能なら他のプロセスが変更するのを禁止し、変更不可能なら可能になるまで待つ。

③割り込み要求のデバイスに該当するステータスビットを1にセットする。

④通信システムにソフトウェア割り込みを発生させる。

⑤上記②で行なった変更禁止を解除する。

【0012】B. 通信システムの割り込みハンドラ

5

①プロセス間同期機能部21の割り込みステータスピットフィールド変更時排他制御機構を使ってビットフィールドの変更が可能かどうか判断する。変更可能なら他のプロセスが変更するのを禁止し、変更不可能なら可能になるまで待つ。

②割り込みステータスピットフィールドの中から最優先度の割り込みを探し、上記①で行なった変更禁止を解除する。そして、割り込みが発生しているならその割り込み処理を行い、割り込みが発生していないならハンドラを終了させる。

③再度上記①の処理を行なう。

④その割り込みに該当するステータスピットを0にクリアする。

⑤上記①の処理におけるプロセス変更の禁止を解除する。

⑥仮想デバイスサーバが設定した割り込みの再要求禁止を解除し、上記①の処理に戻る。

以上のような動作により、汎用開発マシン上で入出力デバイスを実装したリアルタイムシステムをシミュレーションすることができる。

【0013】図3は本発明をUNIXシステム開発マシン上で構築した場合のシミュレーションシステムの実施例図である。UNIX開発マシン20aとしては、セマフォ管理機能を有するセマフォ管理機能部21a、共有メモリ管理機能を有する共有メモリ管理機能部22a、シグナル管理機能を持つシグナル管理機能部23aがある。UNIX開発マシン20aとしては次のような仕様を満足するものである。

(1) 特別に入出力デバイスを必要としない。

(2) 使用するOS機能としては以下の3種類が必要である。 30

①共有メモリ管理機能部22aの機能

次のエリアをリアルタイムシステム・シミュレーションプロセスと仮想デバイスサーバがアクセスできるように、共有メモリに配置する。

(a) 送信バッファ : 出力データを一時保存するバッファ

(b) 受信バッファ : 入力データを一時保存するバッファ

(c) デバイス制御レジスタ : デバイスへの命令、終了状態を示す値がセットされる。 40

(d) 割り込みステータスピットフィールド : シミュレーションする割り込みの個数分のビットが用意される。

②シグナル管理機能部23aの機能

仮想デバイスサーバからリアルタイムシステムへのソフトウェア割り込みに、ユーザが定義可能なシグナルSIGUSR1, SIGUSR2を使用する。

③セマフォ管理機能部21aの機能

複数の仮想デバイスサーバからの非同期割り込みによる競合条件を回避するため、次の2種類のセマフォ管理機 50

6

能を使用する。ただし、どのセマフォも初期値は1(リソース1)である。

(a) 割り込みステータスピットフィールド変更用セマフォ : シミュレーション環境全体で1つのセマフォを用意する。

(b) 割り込み要求用セマフォ : 仮想デバイスサーバの割り込み種類ごとにセマフォを用意する。

【0014】リアルタイムシステム・シミュレーションプロセス部10aは次のような構成である。

10 ①実機用のリアルタイムシステムをUNIXのプロセスで忠実にシミュレーションしている。

②アプリケーションタスク、リアルタイムOS、デバイスドライバから構成される。

③リアルタイムOSは、デバイスドライバやデバイスからの割り込みを制御・管理するIOCS (Input Output Control System) を含む。

④実機用割り込みハンドラはシグナルハンドラに変更される。

20 【0015】仮想デバイスサーバ部30aは次の通りである。

①リアルタイムシステム・シミュレーションプロセス10aにとって実機の入出力デバイスのアクセスと違いないように、デバイスの動作を忠実にシミュレーションしている。

②複数の仮想デバイスサーバはデバイスごとに用意され、お互いに独立に動作する。

③非同期通信で使用されるデバイス制御レジスタ用データや送受信データは次のように自由に作成することが可能である。

(a) 実際のデバイス(ハードウェア)を直接アクセスしてデータを得る。

(b) 仮想デバイスサーバが独自にデータを作成したり保持したりする。ファイルの利用も可能である。

(c) 他のプロセスや、あるいはネットワークを介して別の開発マシンからデータが用意される。

【0016】図4ないし図9はデータ送受信時におけるリアルタイムシステム・シミュレーションプロセス部10aと仮想デバイスサーバ部30aのサーバ1の動作を示すフローチャートである。詳しくは、図4と図5はデータ送信時、図6と図7はデータ受信時、図8と図9はシグナルによる割り込み発生時のフローチャートである。

【0017】なお、実施例ではUNIX開発マシン上でのシミュレーションシステムを構築した例を示したが、本発明はUNIX開発マシンに限定されるものではなく、例えばMS-DOS、OS/2、Macintosh、VMS等(いずれもその名称は登録商標)の開発マシン上で通信システムのシミュレーション環境を構築できる。

50 【0018】

【発明の効果】以上説明したように、本発明によれば次のような効果がある。

①汎用開発マシン上で実機の通信アプリケーションおよびデバイスドライバを修正することなく動作させることができる。

②本発明のシミュレーション開発環境を用いれば、入出力デバイスが開発される前から、通信アプリケーションやデバイスドライバの開発および通信テストが可能である。

③仮想デバイスサーバとの非同期通信方法は、入出力デバイスの特性および個数に制限がないため、世の中のすべての通信システムのシミュレーションに適用できる。

④リアルタイム通信プロトコルの研究に本発明の通信システムのシミュレーション開発環境を利用できる。

【図面の簡単な説明】

【図1】本発明に係る入出力通信シミュレーションシステムの原理的ブロック構成図である。

【図2】割り込みステータスビットフィールドに関する説明図である。

【図3】UNIX開発マシン上のシミュレーションシステムの構成図である。

【図4】データ送信時の動作を示すフローチャート（前半部）である。

【図5】データ送信時の動作を示すフローチャート（後半部）である。

半部）である。

【図6】データ受信時の動作を示すフローチャート（前半部）である。

【図7】データ受信時の動作を示すフローチャート（後半部）である。

【図8】シグナルによる割り込み発生時の動作を示すフローチャート（前半部）である。

【図9】シグナルによる割り込み発生時の動作を示すフローチャート（後半部）である。

【図10】従来の開発モデルの一例を示す構成図である。

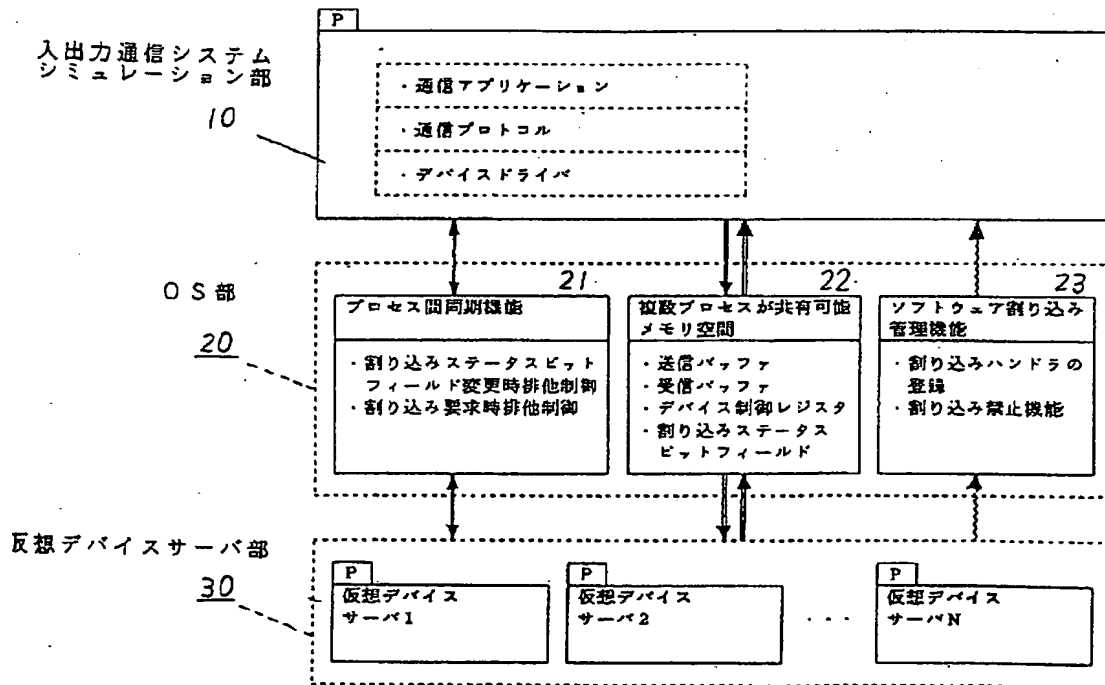
【図11】従来の他の開発モデルの一例を示す構成図である。

【図12】従来の更に他の開発モデルの一例を示す構成図である。

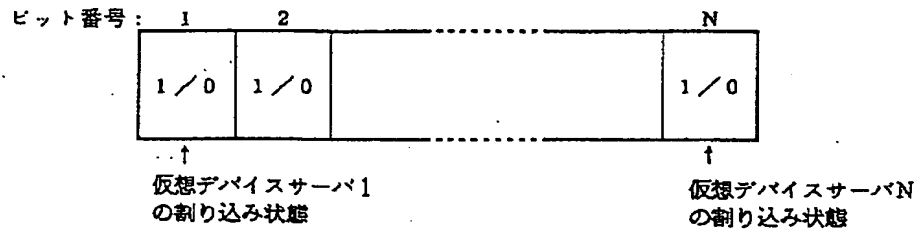
【符号の説明】

- 10 入出力通信システム・シミュレーションプロセス部
- 20 OS部
- 21 プロセス間同期機能部
- 22 メモリ空間
- 23 ソフトウェア割り込み管理機能部
- 30 仮想デバイスサーバ部

【図1】



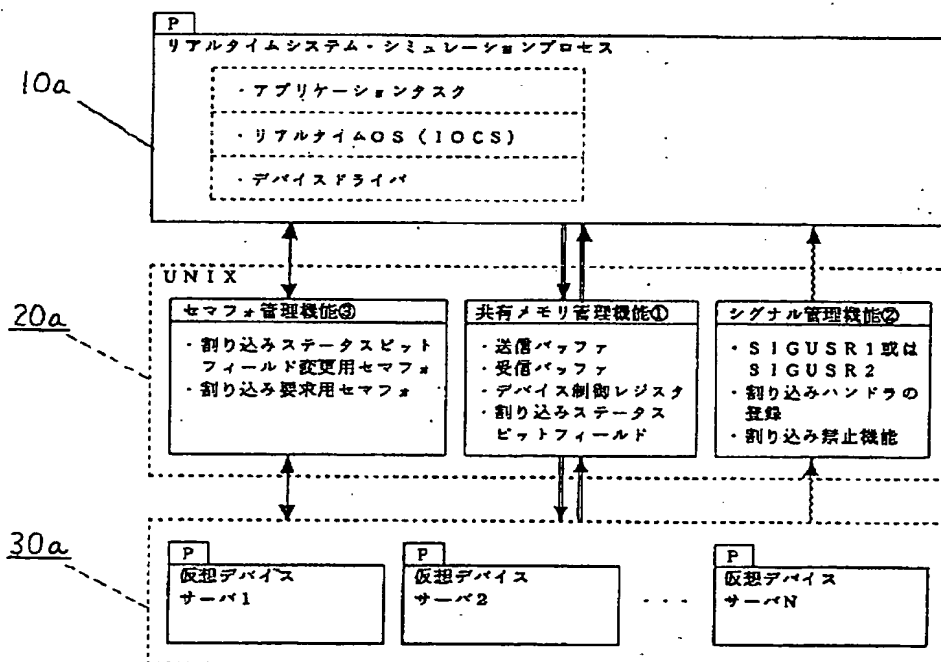
(a)



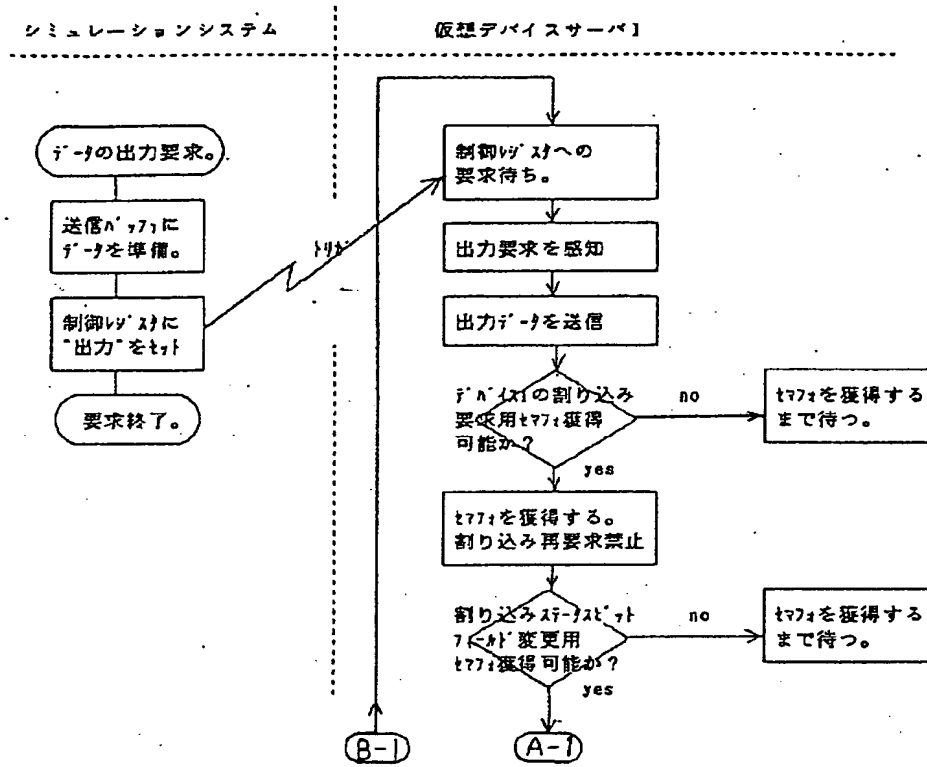
(b)

値	意味
1	そのビット位置に該当するデバイスから割り込み要求が発生したが、割り込み処理を終了していない状態
0	そのビット位置に該当するデバイスから割り込み要求が発生していない状態

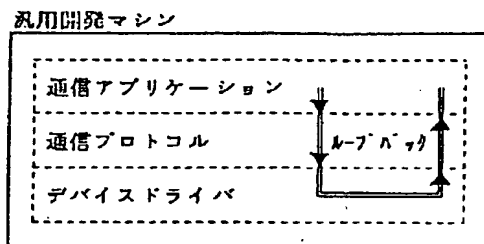
【図 3】



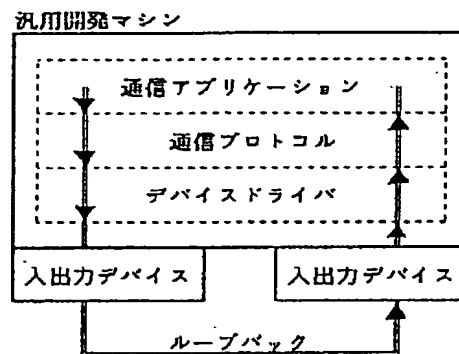
【図4】



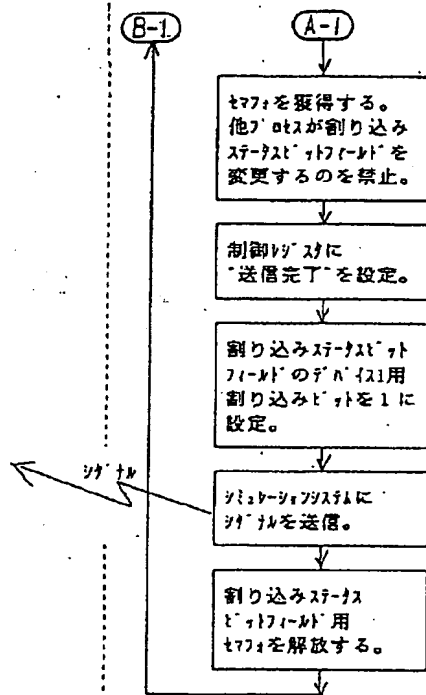
【図10】



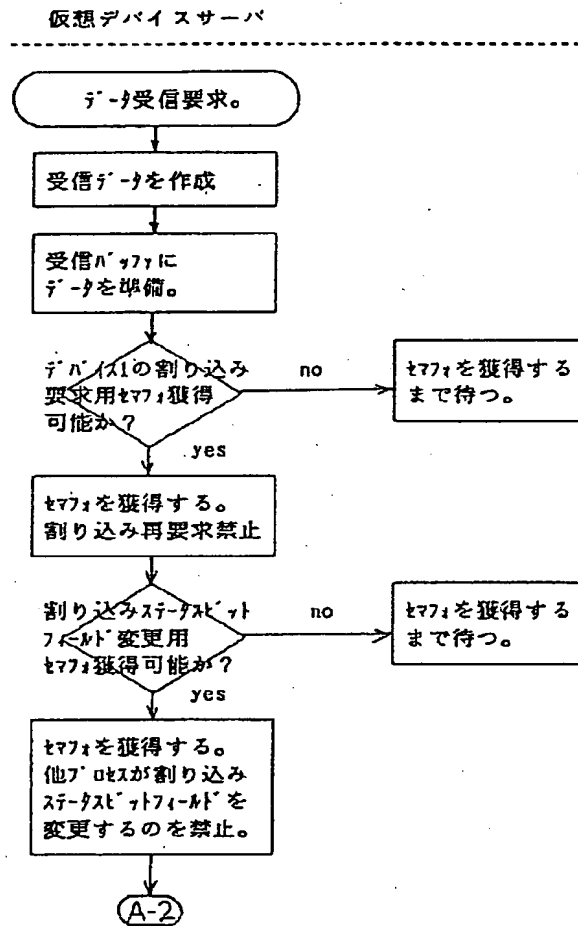
【図11】



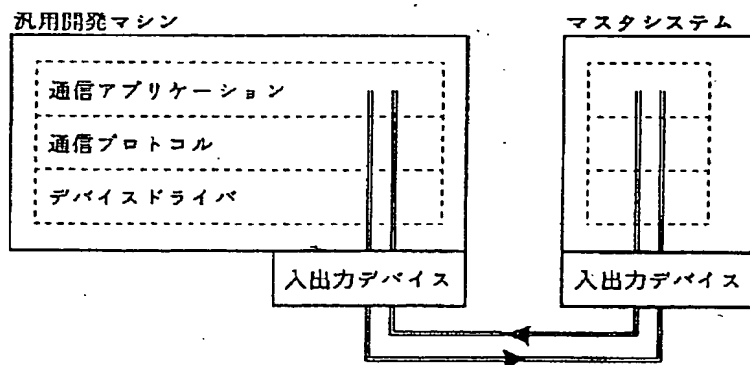
【図5】



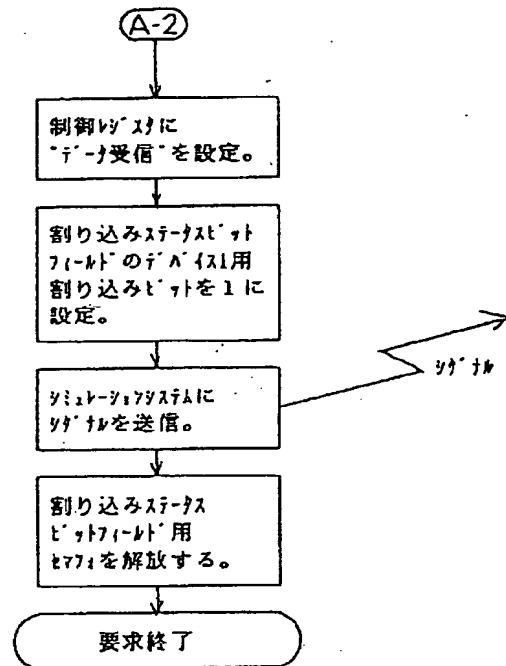
【図6】



【図12】

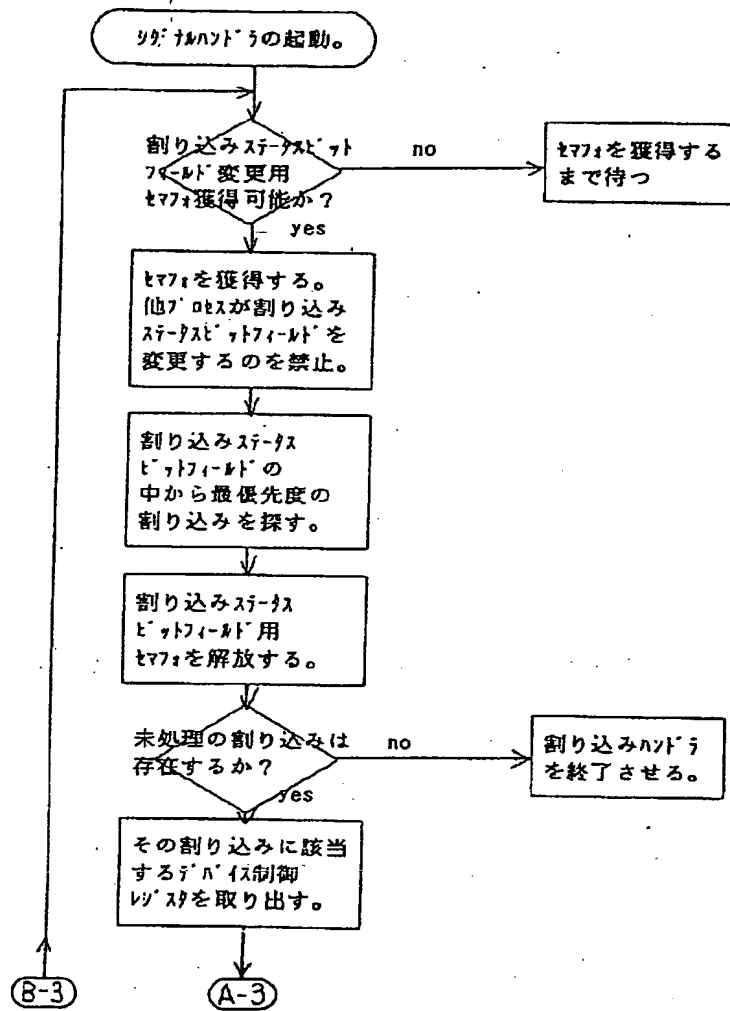


【図7】

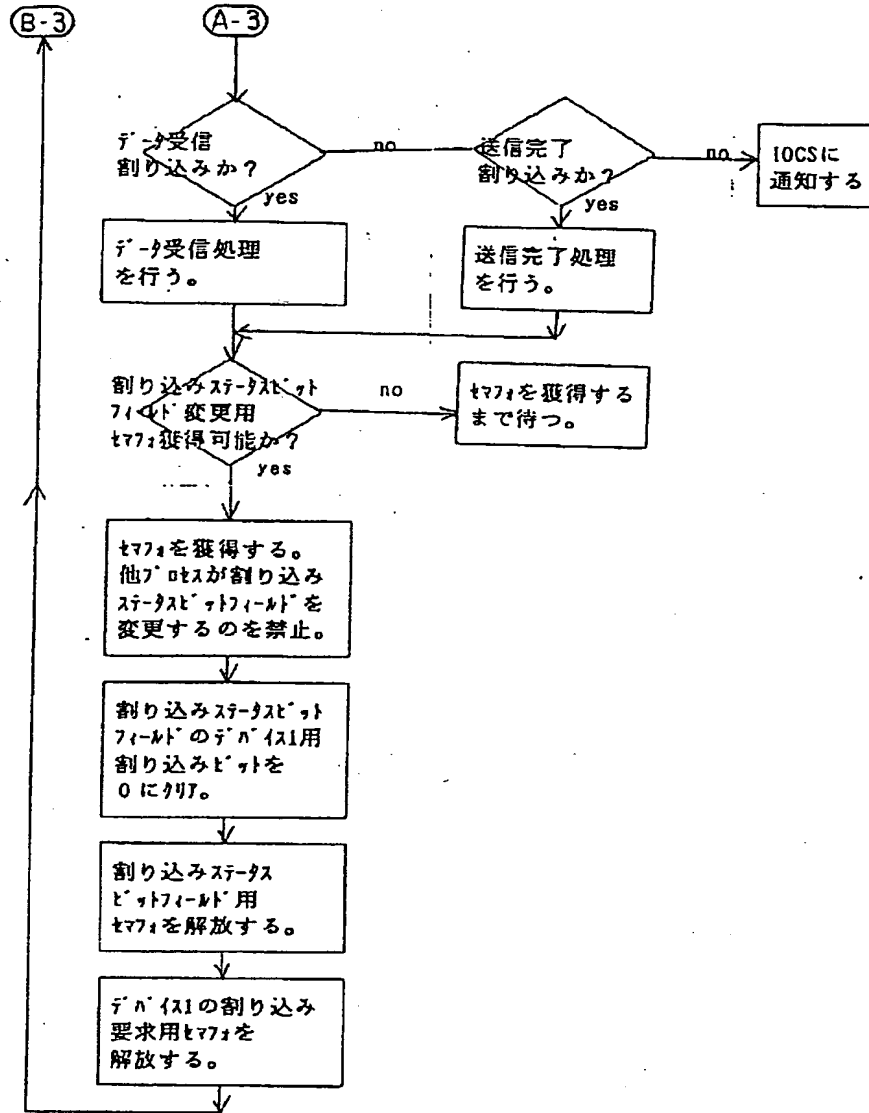


【図8】

シミュレーションシステム



【図9】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.